

WIRING BOARD

Publication number: JP2002124524

Publication date: 2002-04-26

Inventor: SUWAWAKI YUJI; FUJIOKA TAKAAKI; NOZUMA MITSUHIKO

Applicant: KYOCERA CORP

Classification:

- **International:** H05K1/09; H01L21/52; H01L23/14; H05K1/09;
H01L21/02; H01L23/12; (IPC1-7): H01L21/52;
H01L23/14; H05K1/09

- **European:**

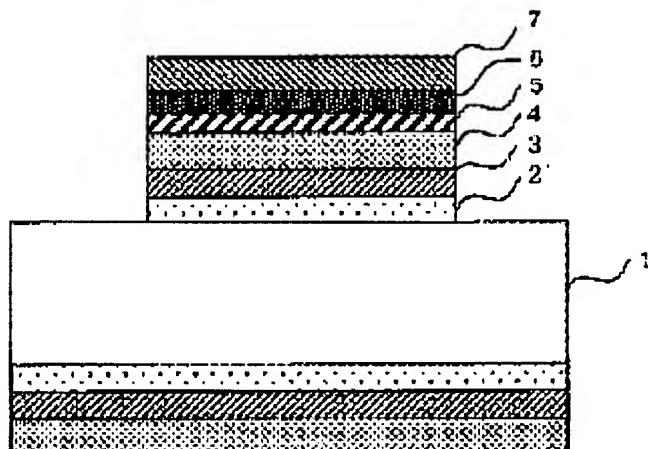
Application number: JP20000315379 20001016

Priority number(s): JP20000315379 20001016

[Report a data error here](#)

Abstract of JP2002124524

PROBLEM TO BE SOLVED: To solve the problem of difficulty in bonding and fixing reliably and firmly a semiconductor device on a wiring board through a solder material layer of Au-Sn alloy or the like by melting it because Sn in the solder material layer is diffused into a second anti-diffusion layer and therefore the melting point of the solder material layer is risen. **SOLUTION:** A main conductor layer 4 composed of a contact metal layer 2, a first anti-diffusion layer 3 and Au, a second anti-diffusion layer 5 of Pt and a solder material layer 7 composed of an Sn layer 6 and an alloy of Au-M (M is Sn, Si or Ge) are stacked in sequence to form a wiring conductor layer on the top of an insulating substrate 1.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-124524

(P2002-124524A)

(43) 公開日 平成14年4月26日 (2002.4.26)

(51) Int.Cl.⁷

H 01 L 21/52

23/14

H 05 K 1/09

識別記号

F I

テ-コ-ト⁷ (参考)

H 01 L 21/52

B 4 E 3 S 1

H 05 K 1/09

C 5 F 0 4 7

H 01 L 23/14

M

審査請求 未請求 請求項の数1 O L (全5頁)

(21) 出願番号

特願2000-315379(P2000-315379)

(22) 出願日

平成12年10月16日 (2000.10.16)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田島羽殿町6番地

(72) 発明者 諫訪脇 裕二

鹿児島県国分市山下町1番1号 京セラ株式会社鹿児島国分工場内

(72) 発明者 藤岡 孝昭

鹿児島県国分市山下町1番1号 京セラ株式会社鹿児島国分工場内

(72) 発明者 野妻 光彦

鹿児島県国分市山下町1番1号 京セラ株式会社鹿児島国分工場内

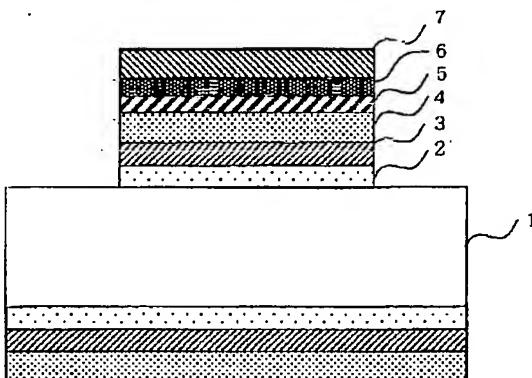
最終頁に続く

(54) 【発明の名称】 配線基板

(57) 【要約】

【課題】半導体素子を配線基板にAu-Sn合金等から成るロウ材層を介して接着固定するにあたり、ロウ材層のSnが第2の拡散防止層に拡散してロウ材層の融点が上昇し、接着時にロウ材層を溶融させて半導体素子を確実、強固に接着固定することが困難であった。

【解決手段】絶縁基板1の上面に密着金属層2、第1の拡散防止層3、Auより成る主導体層4、Ptより成る第2の拡散防止層5、Sn層6およびAu-M(MはSn, SiまたはGe)合金より成るロウ材層7が順次積層された配線導体層が形成されている。



【特許請求の範囲】

【請求項1】絶縁基板の上面に、密着金属層、第1の拡散防止層、Auより成る主導体層、Ptより成る第2の拡散防止層、Sn層およびAu-M(MはSn, SiまたはGe)合金より成るロウ材層が順次積層された配線導体層が形成されていることを特徴とする配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体レーザ等の半導体素子を搭載するサブマウント等として用いられる配線基板に関するものである。

【0002】

【従来の技術】従来の半導体素子を搭載するための配線基板を図2に示す。同図において、11は窒化アルミニウムセラミックス等から成る絶縁基板、12はTi等から成る密着金属層、13はPt等から成る第1の拡散防止層、14はAuから成る主導体層であり、15はPtから成る第2の拡散防止層であり、16は半導体素子の電極等を接着するためのAu-Sn合金から成るロウ材層である。

【0003】絶縁基板11の上面に被着されたAuから成る主導体層14と半導体素子を接着固定するAu-Sn合金から成るロウ材層16との間に、Ptから成る第2の拡散防止層15を配した構造にすることで、半導体素子をロウ材層16を介して接着固定する際、主導体層14のAuがロウ材層16のAu-Sn合金中に拡散するのを第2の拡散防止層15によって有効に防止するものである。また、ロウ材層16は組成および組成比が変化することにより融点が高くなることはなく、接着時の所定の温度で完全に溶解して半導体素子を配線基板上に確実、強固に接着できることができるものである（特開平11-307692号公報参照）。

【0004】

【発明が解決しようとする課題】近年、上記従来の配線基板において、ロウ材層16を薄くすることが要求されており、これは、半導体レーザ（レーザダイオード：LD）やフォトダイオード（PD）等の光半導体素子等の半導体素子を搭載する配線基板の場合、ロウ材層16の厚みが厚いと半導体素子を接着固定させた際、ロウ材層16が半導体素子の接着面（下面）から側面へ這い上がり、半導体素子の側面に設けられたレーザ発光部がロウ材層16により塞がれるという不具合が生じ易いためである。また、ロウ材層16の厚みが厚いと半導体素子を接着固定させた際、半導体素子と配線基板とが平行に接着されず、傾いた状態で接着され易いので、半導体素子のレーザが絶縁基板11の上面に対して平行に出射されないという不具合が生じていた。

【0005】一方、ロウ材層16が厚いことによる上記の不具合を解消するために、ロウ材層16の厚みを薄くすると、半導体素子を接着するために配線基板を加熱し

た際、第2の拡散防止層15を構成するPt中に、その上部のロウ材層16を構成するAu-Sn合金中のSnが急速に拡散し、その結果、ロウ材層16を構成するAu-Sn合金の組成がAu過多（Auリッチ）となり、融点の上昇を招き易いことがわかった。その場合、接着時の所定の温度でロウ材層16のAu-Sn合金を完全に溶融させることができず、半導体素子と配線基板とが強固に接着され難いという問題点があった。

【0006】また、ロウ材層16の融点上昇という問題点を解消するために、ロウ付け温度を上げ、ロウ材層16を完全に溶融させることも考えられるが、ロウ付け温度を上げると半導体素子に不要な熱的負荷が加わり半導体素子に熱破壊が生じたり、発光特性等の動作特性が劣化し、半導体素子が誤作動するという問題を誘発していた。

【0007】従って、本発明は上記事情に鑑みて完成されたものであり、その目的は、半導体素子を配線基板に、Au-Sn合金から成るロウ材層を介して接着固定するにあたり、Au-Sn合金から成るロウ材層のSnが第2の拡散防止層に拡散し、Au-Sn合金の融点が上昇するのを有効に防止し、接着時の所定の温度でAu-Sn合金を完全に溶融させ、半導体素子を確実、強固に接着固定することができる配線基板を提供することにある。

【0008】

【課題を解決するための手段】本発明の配線基板は、絶縁基板の上面に、密着金属層、第1の拡散防止層、Auより成る主導体層、Ptより成る第2の拡散防止層、Sn層およびAu-M(MはSn, SiまたはGe)合金より成るロウ材層が順次積層された配線導体層が形成されていることを特徴とする。

【0009】本発明は、Ptより成る第2の拡散防止層とAu-M合金より成るロウ材層との間にSn層を設けたことにより、配線基板をロウ付け温度まで加熱した際、第2の拡散防止層のPtとSn層との界面においてPt, Sn, Pt-Snで表される高融点のPt-Sn合金層を形成する。このPt-Sn合金層が、ロウ材層中のSn等が多量に第2の拡散防止層に拡散することを防ぐ。また、ロウ材層がAuリッチになることによるロウ材層の融点上昇を防ぐことができる。つまり、ロウ材層中のAuとSnとの組成比が大きく変化する事がないため、接着時の所定の温度によってロウ材層を完全に溶融させることができ、半導体素子を確実、強固に接着固定することができる。

【0010】

【発明の実施の形態】本発明の配線基板について以下に説明する。図1は、本発明の配線基板の断面図である。同図において、1は絶縁基板、2は密着金属層、3は第1の拡散防止層、4はAuより成る主導体層、5はPtより成る第2の拡散防止層、6はSn層、7はAu-M

(MはSn, SiまたはGe)合金より成るロウ材層である。絶縁基板1は、例えば酸化アルミニウム(Al₂O₃)質焼結体、窒化アルミニウム(AlN)質焼結体、炭化珪素(SiC)質焼結体、ガラスセラミック焼結体、窒化珪素(Si₃N₄)質焼結体、石英、ダイヤモンド、サファイア、立方晶窒化硼素、または熱酸化膜を形成したシリコンのうち少なくとも1種より成るのがよく、これらは体積抵抗率ρが10¹⁰Ωm以上で絶縁性が良好である。

【0011】なお、絶縁基板1は、窒化アルミニウム質焼結体、炭化珪素質焼結体、ダイヤモンド、シリコンで形成するのがより好ましく、これらの熱伝導率は40W/m·K以上と高いため、配線基板の上面に接着固定される半導体素子が駆動時に熱を発しても、その熱は配線基板を介して良好に外部に伝達されるため、半導体素子を長時間にわたり正常かつ安定に作動させることが可能となる。

【0012】また、絶縁基板1としてガラスセラミック焼結体や石英を用いることもより好ましく、これらの比誘電率は6以下(1MHzでの測定)と小さいために、絶縁基板1が浮遊容量を持たず、その結果半導体素子に電気信号を高速で伝達させることが可能となる。

【0013】絶縁基板1の上面に被着される配線導体層の成膜は、蒸着法、スパッタリング法、CVD法等の薄膜形成法によりなされ、パターン加工が必要な場合は、フォトリソグラフィ法、エッチング法、リフトオフ法等によってパターン加工される。

【0014】密着金属層2は、例えばTi, Cr, Ta, Nb, Ni-Cr合金またはTa₂N等のうち少なくとも1種類より成るのがよく、第1の拡散防止層3は、例えばPt, Pd, Rh, Ru, Ni, Ni-Cr合金またはTi-W合金等のうち少なくとも1種類より成るのがよい。

【0015】密着金属層2の厚さは0.01~0.2μm程度が良い。0.01μm未満では、強固に密着することが困難となる傾向にあり、0.2μmを超えると、成膜時の内部応力によって剥離が生じ易くなる。

【0016】また、第1の拡散防止層3の厚さは0.05~1μm程度が良く、0.05μm未満ではピンホール等の欠陥が発生して第1の拡散防止層3としての機能を果たしにくい傾向にあり、1μmを超えると成膜時の内部応力により剥離が生じ易くなる。

【0017】さらに、Auより成る主導体層4の厚さは0.1~5μm程度が良い。0.1μm未満では、電気抵抗が大きくなる傾向にあり、5μmを超えると成膜時の内部応力により剥離を生じ易くなる。また、Auは貴金属で高価であることから、低コスト化の点で薄く形成することが好ましい。

【0018】Ptより成る第2の拡散防止層5の厚みは0.01~1μm程度が良い。また、第2の拡散防止層

5の上部に形成されるSn層の厚みは0.01~1μm程度がよい。半導体素子を接着固定するために配線基板をロウ付け温度まで加熱した際、第2の拡散防止層5を形成するPtとその上に形成されたSn層6によってPt₃Sn, Pt-Snで表される高融点のPt-Sn合金層が形成される。第2の拡散防止層5の厚みおよびSn層6の厚みがそれぞれ0.01μm未満では、両者によって形成されるPt-Sn合金層が、主導体層4を形成するAuのロウ材層7内への拡散を十分に抑えることができない。それぞれの厚みが1μmを超えると成膜時の内部応力により剥離を生じ易くなる。

【0019】さらに、Ptより成る第2の拡散防止層5とSn層6のPtとSnについて、PtとSnのモル比が1:2~6:1の範囲内になるようにすることが好ましい。

【0020】モル比においてPt/Snが1/2未満の場合、即ちPtが33.3モル%未満の含有量の場合、Snがリッチな状態となり、このSnが第2の拡散防止層5の下層の主導体層4のAu中へ拡散し、Au-Sn化合物が形成される。その際に生じる体積収縮によってカーケンダールボイドと呼ばれる脆いAu-Sn合金層が、主導体層4中の上側(第2の拡散防止層5側)にできてしまい、その結果この脆いAu-Sn合金層から剥離が発生する危険性がある。

【0021】また、モル比においてPt/Snが6/1を超える場合、即ちPtが85.7モル%を超える含有量の場合、Ptがリッチな状態となり、ロウ材層7中のSn等が第2の拡散防止層5へ拡散してしまい、ロウ材層7の融点の上昇を招く。その結果、接着時の所定の温度(280~330°C程度)でロウ材層7を完全に溶融させることができず、半導体素子と配線基板とが強固に接続され難くなる。

【0022】半導体素子を接着固定するロウ材層7の厚みは、0.5~3μm程度が良く、0.5μm未満では、半導体素子を強固に接着することが困難となり、3μmを超えると半導体素子を接着固定させた際、ロウ材層7が半導体素子の接着面から側面へ這い上がり、半導体素子が半導体レーザの場合、その側面に設けられたレーザ発光部が塞がれるという不具合が生じ易い。また、Au-M合金を構成するAuは貴金属で高価であることから、薄く形成する方が低コスト化の点で好ましい。

【0023】また、ロウ材層7の上面に0.1μm程度の厚さのAu層を被着して、ロウ材層7の表面酸化を防ぐ構造としてもよい。

【0024】ロウ材層7としては、Au-Sn合金、Au-Ge合金またはAu-Si合金を用いるものであり、それぞれ同様の作用効果が得られる。これらのなかで、特にAu-Sn合金が好適であり、その場合Au-Sn合金は溶融温度が最も低いので搭載する半導体素子への熱的影響が小さくなる。

【0025】配線基板に形成する配線導体層は、配線基板の上面だけでなく、下面や側面に形成してもよい。また、その層構成を上面と同様にしても、または異なるものとしても構わない。

【0026】かくして、本発明は、配線基板をロウ付け温度まで加熱した際、第2の拡散防止層5のPtとSn層6との界面においてPt₃Sn, PtSnで表される高融点のPt-Sn合金層を形成し、このPt-Sn合金層がロウ材層中のSnが多量に第2の拡散防止層に拡散することを防ぐ。また、ロウ材層がAuリッチによることによるロウ材層の融点上昇を防ぐことができる。従って、ロウ材層中のAuとSnとの組成比が大きく変化しないため、接着時の所定の温度によってロウ材層を完全に溶融させることができ、半導体素子を確実、強固に接着固定することができる。

【0027】

【実施例】本発明の実施例を以下に説明する。

【0028】(実施例) 図1の配線基板を以下の工程[1]、[2]により作製した。

【0029】[1] 絶縁基板1として、寸法が縦3mm×横3mm×高さ0.4mmで窒化アルミニウム質焼結体から成るものを用意し、絶縁基板1を洗浄後、真空蒸着法により、厚さが0.1μmのTiより成る密着金属層2、厚さが0.2μmのPtより成る第1の拡散防止層3、厚さが0.5μmのAuより成る主導体層4を順次積層した。

【0030】[2] この主導体層4上に、厚さが0.2μmのPtより成る第2の拡散防止層5、厚さが0.2μmのSn層6、厚さが2μmのAu-Sn合金より成るロウ材層7をスパッタリング法により順次形成した。

【0031】上記のようにして作製した配線基板と、Sn層6が形成されていない以外は上記実施例と同様にして作製した配線基板とを用いて、ロウ材層7の漏れ性を比較した。330℃の温度に保持したヒータブロック上に配線基板を置き、表面に酸化膜ができるないように不活性ガス(Arガス)を吹き付け、30秒後にロウ材層7表面の光沢の有無を調べた。Sn層6を有する本発明の

配線基板では光沢があったが、Sn層6のない配線基板では、高融点相の析出により光沢のないざらついた表面状態となった。この結果から、Sn層6を設けた方がロウ材層7の漏れ性が良好であることがわかった。

【0032】また、ロウ材層7としてAu-Si合金、Au-Ge合金を用いた場合についても、上記実施例と同様にしてそれぞれロウ材層7表面の光沢について調べたが、上記実施例と同様の結果が得られた。

【0033】なお、本発明は上記実施例に限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々の変更を行なうことは何等差し支えない。

【0034】

【発明の効果】本発明は、絶縁基板の上面に、密着金属層、第1の拡散防止層、Auより成る主導体層、Ptより成る第2の拡散防止層、Sn層およびAu-M(MはSn, SiまたはGe)合金より成るロウ材層が順次積層された配線導体層が形成されていることにより、半導体素子を配線基板にロウ材層を介して接着固定するにあたり配線基板を加熱する際に、第2の拡散防止層のPtとSn層とがそれらの界面において高融点のPt-Sn合金層を形成するため、ロウ材層のSnが第2の拡散防止層に拡散してロウ材層の融点が上昇するのを有効に防止し、接着時の所定の温度でロウ材層を完全に溶融させ、その結果半導体素子を確実、強固に接着固定することができる。

【図面の簡単な説明】

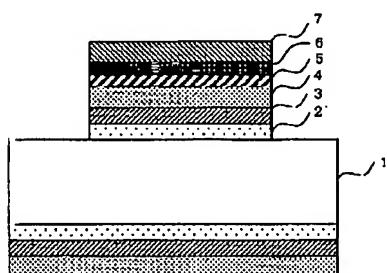
【図1】本発明の配線基板の断面図である。

【図2】従来の配線基板の断面図である。

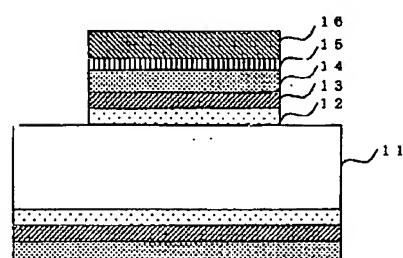
【符号の説明】

- 1：絶縁基板
- 2：密着金属層
- 3：第1の拡散防止層
- 4：主導体層
- 5：第2の拡散防止層
- 6：Sn層
- 7：ロウ材層

【図1】



【図2】



!(5) 002-124524 (P2002-124524A)

フロントページの続き

F ターム(参考) 4E351 AA06 BB01 BB23 BB24 BB29
BB38 CC00 DD06 DD12 DD20
DD21 GG01 GG08
5F047 AA17 BA12 CA08